

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

## KOREAN PATENT ABSTRACTS

(11) Publication number: 20020014234 A

(44) Date of publication of specification: 25.02.2002

(21) Application number: 000047405

(71) Applicant: HYNIX SEMICONDUCTOR INC.

(22) Date of filing: 17.08.2000

(72) Inventor: JUNG, IN SUL  
KIM, CHAE SEONG  
KWON, O BONG

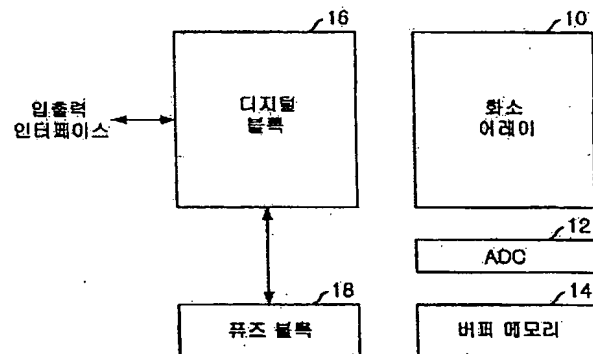
(51) Int. Cl. G01B 11/00

## (54) IMAGE SENSOR FOR DEFECTIVE PIXEL CONCEALMENT

## (57) Abstract:

**PURPOSE:** An image sensor is provided to conceal the defective pixels in an easy manner by using addresses of the pixels which are recorded into a chip through a fuse on/off method.

**CONSTITUTION:** An image sensor includes a pixel array (10) which is arrayed in unit pixels of N(number of columns) × M(number of lines), so as to sense the information of the image applied from an external source; and a fuse block(18) for recording, in a laser blowing method, the address of defective pixels from among the pixel array, detected during the wafer test of the image sensor. The image sensor performs concealing operation for the relevant defective pixel, in response to the defective pixel address recorded in the fuse unit. The fuse unit has a size determined by the chip designer in response to the yield rate of the chip of the image sensor.



Publication No.: 2002-0014234

Application No.: 10-2000-0047405

Filing Date: August 17, 2000

Abstract of the Disclosure

It is disclosed an image sensor for compensating defective pixels, through which addresses of the defective pixels are recorded in a chip by an on/off operation of a fuse through a laser blowing and the defective pixels are easily compensated using the recorded addresses of the defective pixels. The image sensor includes a pixel array being arrayed in a pixel unit of  $N$  (a number of columns)  $\times$   $M$  (a number of lines) for detecting information about an image received from the outside, and a fuse device for recording in a laser blowing method the addresses of the defective pixels being detected in the pixel array during testing of a wafer. The image sensor serves to compensate the defective pixels in response to the addresses of the defective pixels as recorded in the fuse device.

(19) 대한민국특허청(KR)

(12) 공개특허공보(A)

(51) Int. Cl. <sup>6</sup>

(11) 공개번호 특2002-0014234

G01B 11 /00

(43) 공개일자 2002년02월25일

(21) 출원번호 10-2000-0047405

(22) 출원일자 2000년08월17일

(71) 출원인 주식회사 하이닉스반도체

(72) 발명자 경기 이천시 부발읍 아미리 산136-1  
정인술

경기도이천시갈산동56-5우성아파트103-206

권오봉

경기도이천시대월면사동리441-1현대아파트109-805

김채성

(74) 대리인 경기도이천시대월면사동리441-1현대아파트101-1307  
특허법인 신성

심사청구 : 없음

(54) 불량화소 보상을 위한 이미지 센서

요약

본 발명은 레이저 용단(blowing)을 통한 퓨즈의 온/오프 방식으로 불량화소의 어드레스를 칩 내부에 기록하고, 기록된 불량화소의 어드레스를 이용하여 내부 혹은 외부에서 해당 불량화소에 대한 보상을 용이하게 수행할 수 있도록 한, 불량화소 보상을 위한 이미지 센서를 제공하기 위한 것으로, 이를 위해 본 발명은 N(칼럼 수) × M(라인 수)의 단위 화소로 어레이되어 외부에서 들어오는 이미지에 대한 정보를 감지하는 화소 어레이를 구비한 이미지 센서에 있어서, 상기 화소 어레이 중 상기 이미지 센서의 웨이퍼 테스트 시에 발견되는 다수의 불량화소에 대한 어드레스를 레이저 용단 방식으로 기록하고 있는 퓨즈 수단을 포함하며, 상기 퓨즈 수단에 기록된 불량화소 어드레스에 응답하여 해당 불량화소에 대한 보상 동작을 수행한다.

대표도

도2

## 명세서

### 도면의 간단한 설명

도 1은 본 발명을 설명하기 위하여 화소 어레이를 개념적으로 도시한 도면.

도 2는 본 발명의 일실시예에 따른 이미지 센서의 내부 블록도.

도 3은 본 발명의 일실시예에 따른 상기 도 2의 퓨즈 블록 중 불량화소의 어드레스 1비트를 기록하는 단위 퓨즈부를 도시한 도면.

도 4는 본 발명의 다른 일실시예에 따른 이미지 센서의 내부 블록도.

도 5는 본 발명의 다른 일실시예에 따른 상기 도 4의 이미지 센서 내 보상 회로부에 대한 내부 블록도.

### \* 도면의 주요 부분에 대한 설명

10, 100 : 화소 어레이    12, 120 : ADC

14, 140 : 버퍼 메모리    16, 160 : 디지털 블록

18, 180 : 퓨즈 블록    200 : 보상 회로부

300 : 불량화소 어드레스 버퍼

320 : 비교기    40, 380 : 멀티플렉서

360 : 보상 블록

### 발명의 상세한 설명

#### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 이미지 센서에 관한 것으로, 특히 이미지 센서의 제조 공정 상의 문제로 웨이퍼 테스트 시에 발견되는 불량화소들(defect pixels)에 대한 위치 정보(어드레스)를 레이저(laser) 방식으로 칩 내부에 기록하여, 내부 혹은 외부에서 기록된 불량화소의 어드레스를 이용하여 해당 불량화소에 대한 보상을 용이하게 수행할 수 있도록 하는, 불량화소 보상(Defect Pixel Concealment, 이하 DPC라 함)을 위한 이미지 센서에 관한 것이다.

일반적으로, 이미지 센서란 빛에 반응하는 반도체의 성질을 이용하여 이미지를 찍어(capture)내는 장치이다. 자연계에 존

재하는 각 피사체의 부분부분은 빛의 밝기 및 파장 등이 서로 달라서 감지하는 장치의 각 화소에서 다른 전기적인 값을 보이는데, 이 전기적인 값을 신호처리가 가능한 레벨로 만들어 주는 것이 바로 이미지 센서가 하는 일이다.

이를 위해 이미지 센서는 수십만에서 수백만 개의 화소로 구성된 화소 어레이와, 화소에서 감지한 아날로그(analog) 데이터를 디지털(digital) 데이터로 바꿔주는 장치와, 수백에서 수천 개의 저장 장치 등으로 구성되는데, 이때 이러한 많은 수의 장치들로 인해 이미지 센서는 항상 공정상 오류 가능성을 가지게 된다.

한편, 이러한 이미지 센서의 질은 불량화소의 개수에 따라 제품의 등급이 결정되며, 불량화소의 개수가 적을수록 양질의 제품이 된다. 이미지 센서에서 이러한 불량화소로 인한 오류는 화면 상에 작은 반점 또는 줄로 나타나게 되는데, 이때 이러한 부분 오류가 있는 이미지 센서 칩을 모두 불량 칩으로 판정하는 경우, 수율이 감소하게 되는 문제가 있다.

따라서, 불량화소로 인해 부분 오류가 있는 이미지 센서를 DPC하여 수율을 높이는 문제가 칩 개발업체 및 시스템 개발업체의 큰 관심이 되고 있다.

최근 이미지 센서 개발업체는 불량화소의 개수에 따라 이미지 센서 칩의 등급을 나누고 등급에 따라 다른 가격으로 이미지 센서 칩을 시스템 개발 업체에 판매하고 있으며, 시스템 개발 업체에서는 보다 싼 가격으로 낮은 등급의 이미지 센서 칩을 공급받아 보드 테스트 시에 이미지 센서의 화소들을 재테스트하여 발견된 불량화소들에 대해 적절한 보상 작업을 거친 후 시스템에 사용하고 있다. 보다 구체적으로, 시스템 개발 업체는 다수의 불량화소를 포함하는 이미지 센서를 보드 상에서 테스트하여 불량화소의 어드레스를 EEPROM 상에 기록하고, EEPROM에 기록된 어드레스에 응답된 불량화소의 데이터를 별도의 보상 회로에서 보상해줌으로써 부분 오류가 있는 이미지 센서를 정상적인 이미지 센서와 동일하게 사용한다.

이러한 시스템 개발업체에 의한 DPC는 칩 제조 시에 거치는 테스트와는 별도로 시스템 보드 상에서 일일이 이미지 센서의 화소들을 찍어가면서 화소의 불량 유무를 테스트해야 하기 때문에 이미지 센서를 사용하는 시스템 개발 기간이 길어지고, 보드 상에 별도의 EEPROM을 필요로 하여 보드 구성이 복잡해지는 문제가 있다.

이와 같은 시스템 개발업체에 의한 DPC의 문제를 해결하기 위하여 이미지 센서 칩 제조업체에서 웨이퍼 테스트 시에 발견되는 불량화소의 어드레스를 별도의 EEPROM에 기록하고, 이 EEPROM과 이미지 센서 칩을 함께 패키징하여 시스템 개발업체에 판매함으로써 시스템 개발업체에서는 별도의 화소 테스트 과정없이 시스템을 개발할 수 있도록 하였다. 그러나, 이러한 경우 이미지 센서의 공정 단계 이외에 EEPROM을 위한 별도의 공정 단계가 필요하게 되어 전체 공정 절차가 복잡해지는 또다른 문제가 있다.

### **발명이 이루고자하는 기술적 과제**

본 발명은 상기 문제점을 해결하기 위하여 안출된 것으로서, 레이저 용단(blowing)을 통한 퓨즈의 켜/오프 방식으로 불량화소의 어드레스를 칩 내부에 기록하고, 기록된 불량화소의 어드레스를 이용하여 내부 혹은 외부에서 해당 불량화소에 대한 보상을 용이하게 수행할 수 있도록 한, 불량화소 보상을 위한 이미지 센서를 제공하는데 그 목적이 있다.

### **발명의 구성 및 작용**

상기 목적을 달성하기 위한 본 발명은 N(칼럼 수) × M(라인 수)의 단위 화소로 어레이되어 외부에서 들어오는 이미지에 대한 정보를 감지하는 화소 어레이를 구비한 이미지 센서에 있어서, 상기 화소 어레이 중 상기 이미지 센서의 웨이퍼 테스트 시에 발견되는 다수의 불량화소에 대한 어드레스를 레이저 용단 방식으로 기록하고 있는 퓨즈 수단을 포함하여 이루어지며, 상기 퓨즈 수단에 기록된 불량화소 어드레스에 응답하여 해당 불량화소에 대한 보상 동작을 수행한다.

바람직하게, 본 발명은 이미지 센서에 있어서,  $N(\text{칼럼 수}) \times M(\text{라인 수})$ 의 단위 화소로 어레이되어 외부에서 들어오는 이미지에 대한 정보를 감지하는 화소 어레이; 상기 단위 화소에서 감지한 아날로그 데이터를 디지털 데이터로 바꿔주는 아날로그-디지털 변환 수단; 상기 아날로그-디지털 변환 수단으로부터 출력되는 디지털 데이터를 저장하는 버퍼 메모리; 외부와의 인터페이스 및 이미지 센서의 동작을 제어하는 디지털 제어 수단; 및 상기 화소 어레이 중 상기 이미지 센서의 웨이퍼 테스트 시에 발견되는 다수의 불량화소에 대한 어드레스를 레이저 용단 방식으로 기록하고 있는 퓨즈 수단을 포함하여 이루어지며, 외부에서 상기 디지털 제어 수단을 통해 상기 퓨즈 수단에 기록된 불량화소에 대한 어드레스를 읽어내어 해당 불량화소에 대한 보상을 수행할 수 있도록 구성된다.

더욱 바람직하게, 본 발명은 이미지 센서에 있어서,  $N(\text{칼럼 수}) \times M(\text{라인 수})$ 의 단위 화소로 어레이되어 외부에서 들어오는 이미지에 대한 정보를 감지하는 화소 어레이; 상기 단위 화소에서 감지한 아날로그 데이터를 디지털 데이터로 바꿔주는 아날로그-디지털 변환 수단; 상기 아날로그-디지털 변환 수단으로부터 출력되는 디지털 데이터를 저장하는 버퍼 메모리; 외부와의 인터페이스 및 이미지 센서의 동작을 제어하는 디지털 제어 수단; 상기 화소 어레이 중 상기 이미지 센서의 웨이퍼 테스트 시에 발견되는 다수의 불량화소에 대한 어드레스를 레이저 용단 방식으로 기록하고 있는 퓨즈 수단; 및 상기 디지털 제어 수단의 제어를 받으며, 상기 버퍼 메모리로부터의 디지털 데이터가 상기 퓨즈 수단에 기록된 불량화소의 어드레스에 해당하는 불량화소로부터 출력되는 데이터일 경우 상기 버퍼 메모리로부터의 디지털 데이터를 보상하여 최종 출력하는 보상 회로부를 포함하여 이루어진다.

이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 가장 바람직한 실시예를 첨부된 도면을 참조하여 설명하기로 한다.

이미지 센서에서 가로  $N$ 개, 세로  $M$ 개로 어레이되는 화소들은 메모리와 달리 순차적으로 스캔되어지며, 각각의 위치는 어드레스로 표시될 수 있다. 본 발명은 이러한 특성에 착안하여 이미지 센서 칩 내부에 불량화소들의 어드레스를 기록하기 위한 퓨즈(fuse) 블록을 포함한다. 이때, 이 퓨즈 블록은 다수의 퓨즈를 포함하여, 이 다수의 퓨즈를 웨이퍼 테스트에서 불량화소로 판정된 화소의 어드레스에 응답하여 레이저 용단함으로써 불량화소의 어드레스를 기록하게 된다.

도 1은 본 발명을 설명하기 위하여 화소 어레이를 개념적으로 도시한 것으로서,  $800 \times 600$  크기를 가진 이미지 센서의 화소 어레이를 일례로 도시한 것이다. 도면에서 'X' 표시는 웨이퍼 테스트에서 불량화소로 판정된 화소를 표시한 것이다.

도 1을 참조하면,  $800 \times 600$ 의 화소 어레이에서 각 화소의 위치를 어드레스로 표시하기 위해서는 가로 방향을 표시하기 위한 10비트, 세로 방향을 표시하기 위한 10비트, 총 20비트의 어드레스 비트로 나타내어질 수 있다.

임의의 이미지 센서를 테스트하였을 때 도 1과 같은 위치의 5개 화소가 불량으로 판명된 경우, 퓨즈 블록 내 퓨즈들을 각각의 불량화소에 대한 어드레스(20비트)에 응답하여 레이저로 용단함으로써 해당 어드레스를 기록하게 되는 데, 이에 대해서는 이미지 센서의 내부 블록도를 참조하여 아래에서 보다 상세하게 설명하도록 한다.

도 2는 본 발명의 일실시예에 따른 이미지 센서의 내부 블록도로서, 본 발명의 퓨즈 블록에 기록된 불량화소의 어드레스 정보를 이용하여 외부(즉, 시스템 개발업체)에서 해당 불량화소에 대한 보상 동작을 수행하는 경우이다.

도 2를 참조하면, 이미지 센서는 화소 어레이(10)와, 화소에서 감지한 아날로그 데이터를 디지털 데이터로 바꿔주는 아날로그-디지털 변환 장치(ADC)(12)와, ADC(12)로부터 출력되는 디지털 데이터를 저장하는 버퍼 메모리(14)와, 외부와의 인터페이스 및 이미지 센서의 동작을 제어하는 디지털 블록(16)과, 화소 어레이(10)에 어레이된 화소들 중 웨이퍼 테스트 시에 불량화소로 판정된 화소의 어드레스를 기록하기 위한 퓨즈 블록(18)으로 이루어지며, 외부에서 디지털 블록(16)을 통해 퓨즈 블록(18)에 기록된 불량화소의 어드레스 정보를 읽어내어 해당 불량화소에 대한 보상을 수행할 수 있도록 한다.

여기서, 퓨즈 블록(18)의 크기는 칩의 수율을 고려하여 설계자에 의해 임의로 정해질 수 있으며, 예를 들어, 칩 제조 시 5개 이하의 불량화소를 가지는 이미지 센서가 일정 수율 이상이라면 퓨즈 블록(18)을 최대 5개 불량화소의 어드레스를 기록할 수 있을 정도의 크기로 설계하면 된다.

참고로, 퓨즈 블록(18)과 디지털 블록(16) 외의 연결관계에 대해서는 본 발명의 핵심적 기술 사안과 연관이 없고, 또한 이미 공지된 기술인 관계로 도면에 구체적으로 도시하지 않았다.

도 3은 본 발명의 일실시예에 따른 상기 도 2의 퓨즈 블록 중 불량화소의 어드레스 1비트를 기록하는 단위 퓨즈부를 도시한 것으로서, 씨모스 인버터와 1개의 퓨즈로 이루어진다.

도 2 및 도 3을 참조하여 퓨즈 블록(18)의 구성을 살펴보면, 상기 도 2의 퓨즈 블록(18)은 불량화소의 어드레스 1비트를 기록하는 상기 도 3의 단위 퓨즈부가 다수개 어레이되어 구성되는 데, 상술한 예와 같이 상기 도 1의 800 × 600 크기를 가진 화소 어레이에서 최대 5개 불량화소의 어드레스를 기록할 수 있을 정도의 크기로 퓨즈 블록(18)을 설계할 경우에 상기 퓨즈 블록(18)은 1개의 불량화소를 기록하는 데 20개의 단위 퓨즈부가 필요하므로, 총 100개의 단위 퓨즈부가 어레이되어 구성된다.

보다 상세하게, 도 1에 도시된 도면 부호 1의 불량화소의 어드레스(가로 방향으로 '0000000011', 세로 방향으로 '0000000010')는 퓨즈 블록(18)의 9번째, 10번째 및 19번째 단위 퓨즈부의 퓨즈를 용단함으로써 기록할 수 있다.

따라서, 시스템 개발 업체는 상술한 바와 같이 웨이퍼 테스트 시 발견된 불량화소의 어드레스를 퓨즈 블록(18)에 기록하고 있는 이미지 센서 칩을 제공받아 불량화소에 대한 별도의 테스트 없이 이미지 센서의 디지털 블록(16)을 통해 퓨즈 블록(18)에 기록된 불량화소의 정보를 읽어 내어 해당 불량화소에 대한 보상 동작을 수행할 수 있다.

한편, 이미지 센서 내부에 불량화소에 대한 보상 회로부를 더 구비하여, 상술한 바와 같이 퓨즈 블록에 기록된 불량화소의 어드레스를 이용해 이미지 센서 내부에서 해당 불량화소에 대한 보상 동작을 수행할 수도 있다.

도 4는 본 발명의 다른 일실시예에 따른 이미지 센서의 내부 블록도로서, 본 발명의 퓨즈 블록에 기록된 불량화소의 어드레스 정보를 이용하여 이미지 센서 내부에서 해당 불량화소에 대한 보상 동작을 수행하는 경우이다.

도 4를 참조하면, 이미지 센서는 화소 어레이(100)와, 화소에서 감지한 아날로그 데이터를 디지털 데이터로 바꿔주는 아날로그-디지털 변환 장치(ADC)(120)와, ADC(120)로부터 출력되는 디지털 데이터를 저장하는 버퍼 메모리(140)와, 외부와의 인터페이스 및 이미지 센서의 동작을 제어하는 디지털 블록(160)과, 화소 어레이(100)에 어레이된 화소들 중 웨이퍼 테스트 시에 불량화소로 판정된 화소의 어드레스를 기록하기 위한 퓨즈 블록(180)과, 디지털 블록(160)의 제어를 받아 퓨즈 블록(180)에 기록된 불량화소의 어드레스 정보를 읽어내어 해당 불량화소에 대한 보상을 수행한 후 최종 출력 데이터를 내보내는 보상 회로부(200)로 이루어지며, 보상 회로부(200)의 내부 구성은 도 5에 도시되어 있다.

도 5는 본 발명의 다른 일실시예에 따른 상기 도 4의 이미지 센서 내 보상 회로부에 대한 내부 블록도로서, 퓨즈 블록(180)에 기록된 불량화소의 어드레스 정보를 읽어 저장하는 불량화소 어드레스 버퍼(300), 디지털 블록(160)으로부터 출력되는 화소 데이터에 대한 어드레스 카운트 신호(종래의 이미지 센서에서 버퍼 메모리(140)로 입력되는 신호)와 불량화소 어드레스 버퍼(300)로부터의 불량화소 어드레스를 비교하는 비교기(320), 비교기(320)로부터 출력되는 비교 결과 신호에 응답하여 버퍼 메모리(140)로부터의 화소 데이터 또는 디지털 블록(160)으로부터 출력되는 디스에이블 신호(Disable)를 선택적으로 출력하는 멀티플렉서(M1)(340), 멀티플렉서(340)로부터 화소 데이터가 출력되는 경우에 소정의 보상 과정을 거쳐 해당 화소 데이터를 보상하고 멀티플렉서(340)로부터 디스에이블 신호(Disable)가 출력되는 경우에 보상 과정을 수행하지 않도록 구성되는 보상 블록(360) 및 비교기(320)로부터 출력되는 비교 결과 신호에 응답하여 버퍼 메모리(140)로부터의 화소 데이터 또는 보상 블록(360)을 통해 보상된 화소 데이터를 선택적으로 출력하는 멀티플렉서(M2)(380)로 이루어진다.

도 4 및 도 5를 참조하여, 이미지 센서의 내부에서 퓨즈 블록(180)에 기록된 불량화소의 어드레스 정보를 이용하여 불량화소에 대한 보상 동작을 수행하는 과정을 상세히 설명한다.

먼저, 퓨즈 블록(180)에는 상술한 바와 같이 레이저 용단을 통해 웨이퍼 테스트 시에 발견된 불량화소의 어드레스가 기록되어 있고, 퓨즈 블록(180)의 읽기부를 통해 출력되는 불량화소의 어드레스가 불량화소 어드레스 버퍼(300)에 저장된다. 이후, 디지털 블록(160)으로부터의 화소 데이터에 대한 어드레스 카운트 신호와 버퍼 메모리(140)로부터의 화소 데이터를



입력받은 보상 회로부(200)는 비교기(320)에서 화소 데이터에 대한 어드레스 카운트 신호와 불량화소 어드레스 버퍼(300)에 저장된 불량화소의 어드레스를 비교한다. 비교 결과, 두 어드레스가 일치하면 현재 버퍼 메모리(140)로부터 출력되는 화소 데이터가 불량화소에서 감지된 오류가 있는 화소 데이터임을 나타내어 이후 과정에서 해당 화소 데이터를 보상하게 되고, 일치하지 않는 경우에는 정상 화소로부터 출력된 화소 데이터임을 나타내어 이후 과정에서 해당 화소 데이터에 대한 보상 동작이 필요없음을 나타낸다. 여기서, 설명의 편리함을 위해 비교기(320)가 두 어드레스가 일치하는 경우 비교 결과 신호로 '1'을 출력하고, 일치하지 않는 경우 비교 결과 신호로 '0'을 출력한다고 가정한다.

계속해서, 비교기(320)로부터 출력되는 비교 결과 신호에 따라 멀티플렉서(340)는 화소 데이터 또는 디스에이블 신호(Disable)를 출력하게 되는 데, 비교기(320)의 비교 결과 신호가 '1'인 경우 버퍼 메모리(140)로부터의 화소 데이터를 선택하고, 비교기(320)의 비교 결과 신호가 '0'인 경우 디지털 블록(160)으로부터의 디스에이블 신호(Disable)를 선택하여 출력한다. 이때, 디스에이블 신호(Disable)는 멀티플렉서(340)의 출력을 받는 보상 블록(360)의 보상 동작을 디스에이블시키는 신호이다.

다음으로, 보상 블록(360)에서 멀티플렉서(340)로부터 출력되는 화소 데이터를 소정의 보상 알고리즘을 이용하여 보상 동작을 수행하고, 멀티플렉서(380)에서 비교기(320)의 비교 결과 신호('1')에 따라 보상 블록(360)으로부터 출력되는 보상된 화소 데이터를 최종 출력 데이터로 내보내게 된다.

이러한 과정을 거쳐 이미지 센서 칩 제조업체는 비록 불량화소가 포함된 이미지 센서 칩이라 할 지라도 내부에서 보상 동작을 수행하여 정상적으로 동작하도록 제조함으로써 칩 수율을 높일 수 있고, 시스템 개발 업체는 불량화소에 대한 별도의 테스트 없이 이미지 센서의 디지털 블록(160)을 통해 불량화소의 보상된 출력 데이터를 입력받아 시스템을 개발할 수 있다.

한편, 본 발명의 또다른 일실시예로 사용자(시스템 개발 업체)의 선택에 따라 이미지 센서의 내부 및 외부에서 불량화소에 대한 보상 동작을 수행할 수 있도록 이미지 센서 칩을 구성할 수도 있다. 구체적으로, 상기 도 4 및 도 5에 도시된 바와 같이 기본적으로 이미지 센서의 내부에서 불량화소에 대한 보상 동작을 수행하되, 사용자가 이미지 센서를 이용한 시스템 개발 시 필요에 따라 내부에서 이루어진 불량화소에 대한 보상 동작을 통해 출력되는 이미지 데이터를 사용하지 않고, 디지털 블록(160)을 통해 불량화소 어드레스 버퍼(300)에 저장된 불량화소 어드레스만을 읽어 내어 외부에서 해당 불량화소에 대한 보상 동작을 수행할 수도 구성할 수도 있다. 이와 같이, 레이저 용단을 통해 불량화소의 어드레스를 기록하는 본 발명의 이미지 센서는 해당 불량화소에 대한 보상 동작을 어디에서 수행하느냐에 따라 다양하게 구성될 수 있다.

본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명의 기술 분야의 통상의 전문가라면 본 발명의 기술 사상의 범위 내에서 다양한 실시예가 가능함을 이해할 수 있을 것이다.

## 발명의 효과

상기와 같이 이루어지는 본 발명은, 레이저 용단을 통한 퓨즈의 온/오프 방식으로 불량화소의 어드레스를 칩 내부에 기록하고, 기록된 불량화소의 어드레스를 이용하여 내부 혹은 외부에서 해당 불량화소에 대한 보상을 용이하게 수행하도록 구성함으로써 이미지 센서 칩의 수율을 높이고, 이미지 센서를 이용한 시스템 개발 시 개발 시간을 단축할 수 있다.

## (57) 청구의 범위

청구항 1.  $N$ (칼럼 수)  $\times$   $M$ (라인 수)의 단위 화소로 어레이되어 외부에서 들어오는 이미지에 대한 정보를 감지하는 화소 어레이를 구비한 이미지 센서에 있어서,

상기 화소 어레이 중 상기 이미지 센서의 웨이퍼 테스트 시에 발견되는 다수의 불량화소에 대한 어드레스를 레이저 용단 방식으로 기록하고 있는 퓨즈 수단을 포함하여 이루어지며,

상기 퓨즈 수단에 기록된 불량화소 어드레스에 응답하여 해당 불량화소에 대한 보상 동작을 수행하는 이미지 센서.

청구항 2. 제 1 항에 있어서, 상기 퓨즈 수단의 크기는,

상기 이미지 센서의 칩 수율에 응답하여 칩 설계자에 의해 임의로 결정되는 이미지 센서.

청구항 3. 제 1 항 또는 제 2 항에 있어서, 상기 퓨즈 수단은,

(상기 화소 어레이의 칼럼 수  $N$ 을 표시할 수 있는 최소한의 비트수 + 라인 수  $M$ 을 표시할 수 있는 최소한의 비트수)만큼의 단위 퓨즈부를 구비하여,

하나의 불량화소에 대한 어드레스를 기록하는 이미지 센서.

청구항 4. 제 3 항에 있어서, 상기 단위 퓨즈부는,

상기 불량화소 어드레스에 응답하여 레이저 용단되는 퓨즈; 및

상기 퓨즈에 연결되어 상기 퓨즈의 온 또는 오프에 응답된 신호를 읽어내기 위한 읽기 수단을 포함하여 이루어지는 이미지 센서.

청구항 5. 이미지 센서에 있어서,

$N(\text{칼럼 수}) \times M(\text{라인 수})$ 의 단위 화소로 어레이되어 외부에서 들어오는 이미지에 대한 정보를 감지하는 화소 어레이;

상기 단위 화소에서 감지한 아날로그 데이터를 디지털 데이터로 바꿔주는 아날로그-디지털 변환 수단;

상기 아날로그-디지털 변환 수단으로부터 출력되는 디지털 데이터를 저장하는 버퍼 메모리;

외부와 인터페이스 및 이미지 센서의 동작을 제어하는 디지털 제어 수단; 및

상기 화소 어레이 중 상기 이미지 센서의 웨이퍼 테스트 시에 발견되는 다수의 불량화소에 대한 어드레스를 레이저 용단 방식으로 기록하고 있는 퓨즈 수단을 포함하여 이루어지며,

외부에서 상기 디지털 제어 수단을 통해 상기 퓨즈 수단에 기록된 불량화소에 대한 어드레스를 읽어내어 해당 불량화소에 대한 보상을 수행할 수 있도록 구성됨을 특징으로 하는 이미지 센서.

청구항 6. 제 5 항에 있어서, 상기 퓨즈 수단의 크기는,

상기 이미지 센서의 칩 수율에 응답하여 칩 설계자에 의해 임의로 결정되는 이미지 센서.

청구항 7. 제 5 항 또는 제 6 항에 있어서, 상기 퓨즈 수단은,

(상기 화소 어레이의 칼럼 수  $N$ 을 표시할 수 있는 최소한의 비트수 + 라인 수  $M$ 을 표시할 수 있는 최소한의 비트수)만큼의 단위 퓨즈부를 구비하여,

하나의 불량화소에 대한 어드레스를 기록하는 이미지 센서,

청구항 8. 제 7 항에 있어서, 상기 단위 퓨즈부는,

상기 불량화소 어드레스에 응답하여 레이저 용단되는 퓨즈; 및

상기 퓨즈에 연결되어 상기 퓨즈의 온 또는 오프에 응답된 신호를 읽어내기 위한 읽기 수단

을 포함하여 이루어지는 이미지 센서.

청구항 9. 이미지 센서에 있어서,

$N$ (칼럼 수)  $\times$   $M$ (라인 수)의 단위 화소로 어레이되어 외부에서 들어오는 이미지에 대한 정보를 감지하는 화소 어레이;

상기 단위 화소에서 감지한 아날로그 데이터를 디지털 데이터로 바꿔주는 아날로그-디지털 변환 수단;

상기 아날로그-디지털 변환 수단으로부터 출력되는 디지털 데이터를 저장하는 버퍼 메모리;

외부와의 인터페이스 및 이미지 센서의 동작을 제어하는 디지털 제어 수단;

상기 화소 어레이 중 상기 이미지 센서의 웨이퍼 테스트 시에 발견되는 다수의 불량화소에 대한 어드레스를 레이저 용단 방식으로 기록하고 있는 퓨즈 수단; 및

상기 디지털 제어 수단의 제어를 받으며, 상기 버퍼 메모리로부터의 디지털 데이터가 상기 퓨즈 수단에 기록된 불량화소의 어드레스에 해당하는 불량화소로부터 출력되는 데이터일 경우 상기 버퍼 메모리로부터의 디지털 데이터를 보상하여 최종 출력하는 보상 회로부

를 포함하여 이루어지는 이미지 센서.

청구항 10. 제 9 항에 있어서, 상기 보상 회로부는,

상기 퓨즈 수단에 기록된 불량화소의 어드레스 정보를 읽어 저장하는 불량화소 어드레스 저장 수단;

상기 디지털 제어 수단으로부터 출력되어 상기 버퍼 메모리로 입력되는 어드레스 카운트 신호와 상기 불량화소 어드레스 저장 수단으로부터의 불량화소 어드레스를 비교하는 비교 수단;

상기 비교 수단으로부터 출력되는 비교 결과 신호에 응답하여 상기 버퍼 메모리로부터의 디지털 데이터 또는 상기 디지털 제어 수단으로부터 출력되는 디스에이블 신호를 선택적으로 출력하는 제1 선택 수단;

상기 제1 선택 수단의 출력 결과에 응답하여 소정의 보상 알고리즘을 이용해 상기 버퍼 메모리의 디지털 데이터를 보상하는 보상 수단; 및

상기 비교 수단으로부터 출력되는 비교 결과 신호에 응답하여 상기 버퍼 메모리로부터의 디지털 데이터 또는 상기 보상 수단을 통해 보상된 데이터를 선택적으로 출력하는 제2 선택 수단

을 포함하여 이루어지는 이미지 센서.

청구항 11. 제 10 항에 있어서, 상기 제1 선택 수단은,

상기 비교 수단으로부터 출력되는 비교 결과 신호에 응답하여 상기 버퍼 메모리로 입력되는 어드레스 카운트 신호와 상기 불량화소 어드레스 저장 수단으로부터의 불량화소 어드레스가 일치할 때 상기 버퍼 메모리로부터의 디지털 데이터를 선택하여 출력하는 이미지 센서.

청구항 12. 제 10 항에 있어서, 상기 제2 선택 수단은,

상기 비교 수단으로부터 출력되는 비교 결과 신호에 응답하여 상기 버퍼 메모리로 입력되는 어드레스 카운트 신호와 상기 불량화소 어드레스 저장 수단으로부터의 불량화소 어드레스가 일치할 때 상기 보상 수단을 통해 보상된 데이터를 선택하여 출력하는 이미지 센서.

청구항 13. 제 10 항에 있어서, 상기 보상 수단은,

상기 제1 선택 수단으로부터 상기 버퍼 메모리의 디지털 데이터가 출력될 때 소정의 보상 알고리즘을 이용하여 상기 버퍼 메모리의 디지털 데이터를 보상하고, 상기 제1 선택 수단으로부터 상기 디스에이블 신호가 출력될 때는 보상 과정을 수행하지 않도록 구성됨을 특징으로 하는 이미지 센서.

청구항 14. 제 9 항에 있어서, 상기 퓨즈 수단의 크기는,

상기 이미지 센서의 칩 수율에 응답하여 칩 설계자에 의해 임의로 결정되는 이미지 센서.

청구항 15. 제 9 항 또는 제 14 항에 있어서, 상기 퓨즈 수단은,

(상기 화소 어레이의 칼럼 수  $N$ 을 표시할 수 있는 최소한의 비트수 + 라인 수  $M$ 을 표시할 수 있는 최소한의 비트수)만큼의 단위 퓨즈부를 구비하여,

하나의 불량화소에 대한 어드레스를 기록하는 이미지 센서.

청구항 16. 제 15 항에 있어서, 상기 단위 퓨즈부는,

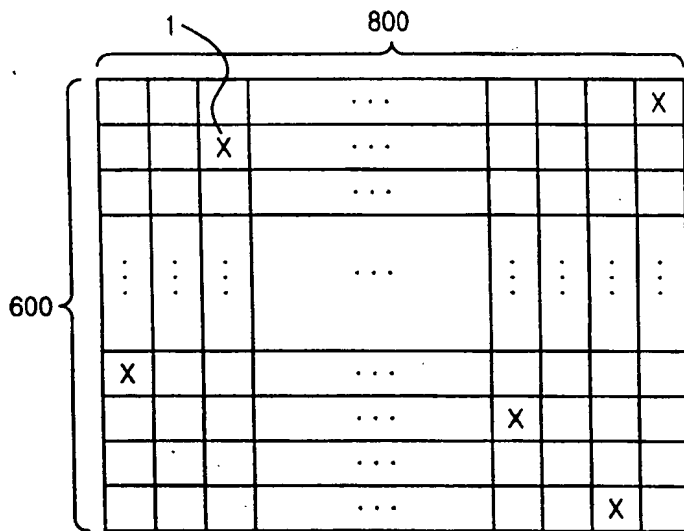
상기 불량화소 어드레스에 응답하여 레이저 용단되는 퓨즈; 및

상기 퓨즈에 연결되어 상기 퓨즈의 온 또는 오프에 응답된 신호를 읽어내기 위한 읽기 수단

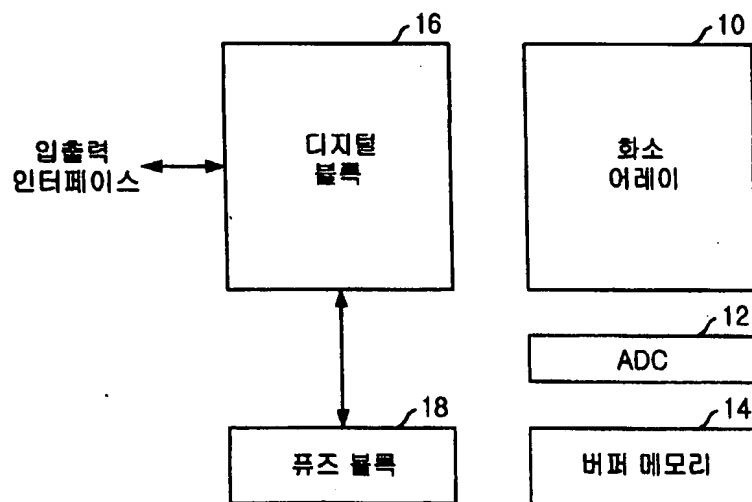
을 포함하여 이루어지는 이미지 센서.

도면

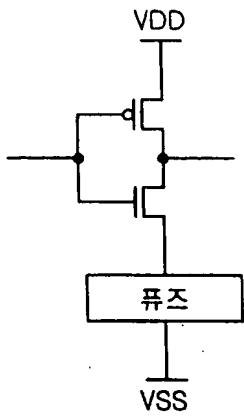
도면1



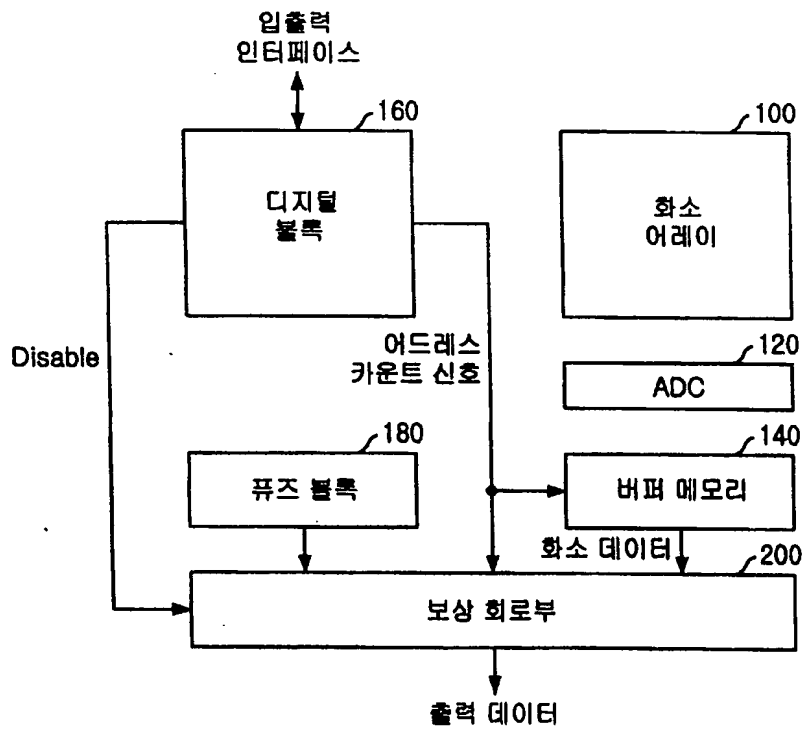
도면2



도면3



도면4



도면5

